

DIALOG(R) File 351:Derwent WPI
(c) 2004 Thomson Derwent. All rts. reserv.

014586551 **Image available**
WPI Acc No: 2002-407255/200244
XRAM Acc No: C02-114494
XRPX Acc No: N02-319827

Electron emitting apparatus for computer, applies voltage to gate and cathode and to anode and cathode such that electric field between them satisfy predetermined relation

Patent Assignee: CANON KK (CANO); TSUKAMOTO T (TSUK-I)

Inventor: TSUKAMOTO T

Number of Countries: 030 Number of Patents: 005

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
EP 1187161	A2	20020313	EP 2001120877	A	20010830	200244 B
<i>com</i> <u>US 20020074947</u>	A1	20020620	US 2001941780	A	20010830	200244
JP 2002150925	A	20020524	JP 2001255145	A	20010824	200250
CN 1349239	A	20020515	CN 2001142775	A	20010831	200260
KR 2002018632	A	20020308	KR 200153717	A	20010901	200262

Priority Applications (No Type Date): JP 2001255145 A 20010824; JP 2000265819 A 20000901

Patent Details:

Patent No	Kind	Lan	Pg	Main IPC	Filing Notes
-----------	------	-----	----	----------	--------------

EP 1187161	A2	E	30	H01J-003/02	
------------	----	---	----	-------------	--

Designated States (Regional): AL AT BE CH CY DE DK ES FI FR GB GR IE IT
LI LT LU LV MC MK NL PT RO SE SI TR

US 20020074947	A1			G09G-003/10	
----------------	----	--	--	-------------	--

JP 2002150925	A		18	H01J-001/304	
---------------	---	--	----	--------------	--

CN 1349239	A			H01J-001/30	
------------	---	--	--	-------------	--

KR 2002018632	A			H01J-001/30	
---------------	---	--	--	-------------	--

Abstract (Basic): EP 1187161 A2

NOVELTY - A pair of voltage application units apply voltages (V1, V2) to gate (2) and cathode (3) and to anode (61) and cathode respectively such that the electric field (E1, E2) between the gate and cathode and anode and cathode is $E1=V1/d$ and $E2=V2/H$, where d is the distance between gate and cathode and H is the distance between anode and cathode.

DETAILED DESCRIPTION - INDEPENDENT CLAIMS are also included for the following:

(a) image display apparatus; and

(b) light emitting device.

USE - For image display apparatus (claimed) used in television, computer, video conference system and for image forming apparatus such as optical printer.

ADVANTAGE - Since the electric field satisfies a relation with applied voltage, the specific capacitance of the apparatus is reduced and the electron emission efficiency is improved.

DESCRIPTION OF DRAWING(S) - The figure shows the arrangement of electron emitting device.

Gate (2)

Cathode (3)

Anode (61)

pp; 30 DwgNo 6/14

Title Terms: ELECTRON; EMIT; APPARATUS; COMPUTER; APPLY; VOLTAGE; GATE;

CATHODE; ANODE; CATHODE; ELECTRIC; FIELD; SATISFY; PREDETERMINED; RELATED

Derwent Class: L03; T04

International Patent Class (Main): G09G-003/10; H01J-001/30; H01J-001/304;
H01J-003/02

International Patent Class (Additional): H01J-021/10; H01J-029/04;
H01J-029/62; H01J-031/12; H01J-063/06

File Segment: CPI; EPI

Manual Codes (CPI/A-N): L03-G05

Manual Codes (EPI/S-X): T04-H03C5

【特許請求の範囲】

【請求項1】 基板の表面に配置された第1の電極および第2の電極と、
前記第1の電極に印加する電位よりも高い電位を前記第2の電極に印加するための第1の電圧印加手段と、
前記第1の電極上に配置された電子放出部材と、
前記基板に対向して配置され、前記電子放出部材から放出された電子が到達する第3の電極と、
前記第3の電極に、前記第1の電極および前記第2の電極に印加される電位よりも高い電位を印加するための第2の電圧印加手段と、
を含む電子放出装置であって、
前記第2の電極の表面を含み、前記基板の表面に実質的に平行な面と、前記第3の電極の表面を含み、前記基板の表面に実質的に平行な面との間に、前記電子放出部材の表面が配置され、
前記第2の電極と前記第1の電極間の距離を d 、前記第1の電圧印加手段によって前記第2の電極と前記第1の電極間に印加される電位差を V_1 、前記第3の電極と前記基板との距離を H 、前記第2の電圧印加手段により前記第3の電極に印加される電位と前記第1の電圧印加手段により前記第1の電極に印加される電位との電位差を V_2 とした際に、電界 $E_1 = V_1/d$ は、電界 $E_2 = V_2/H$ の1倍から50倍の範囲内にある電子放出装置。
【請求項2】 前記第1の電極の厚さが前記第2の電極の厚さより大きいことを特徴とする請求項1に記載の電子放出装置。
【請求項3】 前記電子放出部材が、前記第1の電極上から、前記第1の電極と前記第2の電極間の基板上までに配置されてなることを特徴とする請求項1に記載の電子放出装置。
【請求項4】 前記基板が前記第2の電極と前記第1の電極との間に段差を有し、前記第1の電極が前記第2の電極よりも前記第3の電極の近くに配置されてなることを特徴とする請求項1に記載の電子放出装置。
【請求項5】 前記電子放出部材は炭素を主成分とする材料で構成されていることを特徴とする請求項1乃至4のいずれかに記載の電子放出装置。
【請求項6】 前記炭素を主成分とする材料は繊維状カーボンであることを特徴とする請求項5に記載の電子放出装置。
【請求項7】 前記繊維状カーボンはグラファイトナノファイバー、カーボンナノチューブ、アモルファスカーボンもしくはこれらの混合物からなることを特徴とする請求項6に記載の電子放出装置。
【請求項8】 前記繊維状カーボンは触媒粒子を介して成長してなることを特徴とする請求項7に記載の電子放出装置。
【請求項9】 前記触媒粒子はPd、Ni、Fe、Co若しくはこれらの合金からなることを特徴とする請求項

8に記載の電子放出装置。

【請求項10】 前記第1の電極および前記第2の電極を、前記基板表面上に複数配置してなることを特徴とする請求項1乃至9のいずれかに記載の電子放出装置。

【請求項11】 前記複数の第1の電極および前記複数の第2の電極が、マトリクス状の配線に電気的に接続されてなることを特徴とする請求項10に記載の電子放出装置。

【請求項12】 前記第3の電極上に、前記電子放出部材から放出された電子が照射されることにより発光する発光部材を配置したことを特徴とする請求項10に記載の電子放出装置。

【請求項13】 請求項12の電子放出装置を備え、前記発光部材からの発光によって画像を表示する画像表示装置。

【請求項14】 炭素を主成分とするファイバーと、前記炭素を主成分とするファイバーからの電子の放出を制御するための電極と、

を含む電子放出素子であって、前記炭素を主成分とするファイバーは、当該ファイバーの軸方向に対して非平行に積層された複数のグラフェンを有する電子放出素子。

【請求項15】 前記複数のグラフェンは、実質的に平行であることを特徴とする請求項14に記載の電子放出素子。

【請求項16】 前記電子放出素子は、カソード電極を有しており、前記炭素を主成分とするファイバーが、前記カソード電極上に配置されてなることと共に、前記カソード電極に電気的に接続されてなることを特徴とする請求項14又は15に記載の電子放出素子。

【請求項17】 前記カソード電極と、前記電子の放出を制御するための電極とが、同一基板の表面に、間隔を置いて配置されてなることを特徴とする請求項14乃至16のいずれかに記載の電子放出素子。

【請求項18】 前記電子放出素子は、前記炭素を主成分とするファイバーを複数有することを特徴とする請求項14乃至17のいずれかに記載の電子放出素子。

【請求項19】 請求項14乃至18のいずれかに記載の電子放出素子と、

前記電子放出素子から放出される電子によって発光する発光部材とを有する発光装置。

【請求項20】 複数の電子放出素子と該複数の電子放出素子から放出された電子が照射されることにより発光する発光部材とを有する画像表示装置であって、前記電子放出素子が請求項14乃至18のいずれかに記載の電子放出素子を用いたことを特徴とする画像表示装置。

【請求項21】 基板の表面に配置された第1の電極および第2の電極と、

前記第1の電極に印加する電位よりも高い電位を前記第2の電極に印加するための第1の電圧印加手段と、
前記第1の電極上に配置されたカーボンを主成分とする

複数のファイバーと、

前記基板に対向して配置され、前記電子放出部材から放出された電子が到達する第3の電極と、前記第3の電極に、前記第1の電極および前記第2の電極に印加される電位よりも高い電位を印加するための第2の電圧印加手段と、

を含む電子放出装置であって、

前記第2の電極の表面を含み、前記基板の表面に実質的に平行な面と、前記第3の電極の表面を含み、前記基板の表面に実質的に平行な面との間に、前記電子放出部材の表面が配置される電子放出装置。

【請求項22】 前記第1の電極と第2の電極との間隔を d 、前記第1の電位印加手段によって前記第1の電極に印加される電位と第2の電極に印加される電位との差を V_1 、前記第3の電極表面と前記基板表面との距離を H 、前記第2の電位印加手段によって前記第3の電極に印加される電位と前記第1の電極に印加される電位との差を V_2 とした時、電界 $E_1 = V_1/d$ は、 $E_2 = V_2/H$ の1倍以上50倍以下であることを特徴とする請求項21に記載の電子放出装置。

【請求項23】 前記炭素を主成分とするファイバーが、カーボンナノチューブであることを特徴とする請求項21又は22に記載の電子放出装置。

【請求項24】 前記炭素を主成分とするファイバーは、当該ファイバーの軸方向に対して非平行に積層された複数のグラフェンを有することを特徴とする請求項21乃至23のいずれかに記載の電子放出装置。

【請求項25】 前記炭素を主成分とするファイバーと前記カソード電極との間に、前記第1の電極の材料よりも炭素の堆積を促進する材料が配置されてなることを特徴とする請求項21に記載の電子放出装置。

【請求項26】 前記炭素の堆積を促進する材料は、Pd、Ni、Fe、Co若しくはこれらの合金からなる材料であることを特徴とする請求項25に記載の電子放出装置。

【請求項27】 前記炭素の堆積を促進する材料は、前記第1の電極上に、複数の粒子として配置されてなることを特徴とする請求項25に記載の電子放出装置。

【請求項28】 前記複数の粒子は、 10^{10} 個/ cm^2 以上の密度で前記第1の電極上に配置されてなることを特徴とする請求項27に記載の電子放出装置。

【請求項29】 前記第1の電極の厚みが、前記第2の電極の厚みよりも大きいことを特徴とする請求項21乃至28のいずれかに記載の電子放出装置。

【請求項30】 前記第1の電極および前記第2の電極が、前記基板表面に複数配置してなることを特徴とする請求項21乃至29のいずれかに記載の電子放出装置。

【請求項31】 前記複数の第1の電極および前記複数の第2の電極が、マトリクス状の配線に電気的に接続されてなることを特徴とする請求項30に記載の電子放出

装置。

【請求項32】 前記第3の電極上に、前記電子放出部材から放出された電子が照射されることにより発光する発光部材を配置したことを特徴とする請求項30に記載の電子放出装置。

【請求項33】 請求項32記載の電子放出装置を備え、

前記発光部材からの発光によって画像を表示する画像表示装置。

【請求項34】 基板の表面に、間隔を置いて配置された第1の電極および第2の電極と、

前記第1の電極上に配置された炭素を主成分とするファイバーと、

を含む電子放出素子であって、

前記第2の電極は、前記炭素を主成分とするファイバーからの電子の放出を制御するための電極であり、

前記炭素を主成分とするファイバーは、グラフェンを有する電子放出素子。

【請求項35】 前記ファイバーの先端と前記基板表面との間隔が、前記第2の電極表面と前記基板表面との間隔よりも大きいことを特徴とする請求項34に記載の電子放出素子。

【請求項36】 前記グラフェンは、円筒状のグラフェンであることを特徴とする請求項34又は35に記載の電子放出素子。

【請求項37】 前記電子放出素子は、前記炭素を主成分とするファイバーを複数有することを特徴とする請求項34乃至36のいずれかに記載の電子放出素子。

【請求項38】 請求項34乃至37のいずれかに記載の電子放出素子と、

前記電子放出素子から放出された電子によって発光する発光部材とを有する発光装置。

【請求項39】 複数の電子放出素子と該複数の電子放出素子から放出された電子が照射されることにより発光する発光部材とを有する画像表示装置であって、前記電子放出素子が請求項34乃至37のいずれかに記載の電子放出素子を用いたことを特徴とする画像表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電子放出素子、電子放出装置、発光装置及び画像表示装置に関し、テレビジョン放送の表示装置、テレビ会議システムやコンピューター等の表示装置に関する。

【0002】

【従来の技術】金属に対し 10^6 V/cm 以上の強電界をかけて金属表面から電子を放出させる電界放出型(FE型)電子放出素子が冷陰極電子源の一つとして注目されている。

【0003】FE型の冷電子源が実用化されれば、薄型の自発光画像表示装置が可能となり、消費電力の低減、

軽量化にも貢献する。

【0004】縦型のFE型の構造を図13に示す。なお、図中、131は基板、132はエミッター電極、133は絶縁層、135はエミッタ、136はアノード、137はアノードに照射される電子ビームの形状をあらわしている。カソード電極132上に配置された絶縁層133とゲート電極134との積層体に開口を形成し、この開口内に円錐状のエミッター135を配置した構造（以下スピント型）である。このような構造は、例えばC. A. Spindt, 'Physical Properties of thin-film field emission cathodes with molybdenum cones', J. Appl. Phys., 47, 5248 (1976) 等に開示されている。

【0005】一方、横形FEの構造を図14に示す。なお、図中、141は基板、142はエミッター電極、143は絶縁層、145はエミッタ、146はアノード、147はアノードに照射される電子ビームの形状をあらわしている。先端が先鋭化されたエミッター145と、エミッター先端から電子を引き出すゲート電極144とが基板上に平行に配置され、ゲート電極とエミッター電極とが配置された基板の上方にコレクタ（アノード電極）が構成される（USP4728851、USP4904895など参照）。

【0006】また、繊維状カーボンを用いた電子放出素子の例としては、特開平8-115652号に示すように、有機化合物ガスを用いて微細な触媒金属上で熱分解を行い、繊維状カーボンを、微細な間隙に堆積させた構成が開示されている。

【0007】

【発明が解決しようとする課題】上記FE型電子源を用いた画像表示装置では、電子源から蛍光体までの距離Hとアノード電圧Vaと素子の駆動電圧Vfに依じた電子ビームスポット（以下ビーム径と呼ぶ）が得られる。前述のビーム径はサブミリメートル程度であり、画像表示装置としては十分の解像度を持っている。

【0008】しかしながら画像表示装置においては、近年、より高精細な解像度が要求されている。

【0009】さらに、表示画素数の増大に伴い、駆動時には、電子放出素子の持つ素子容量に起因する消費電力が増大するため、素子容量の低減、駆動電圧の低減と電子放出素子の効率向上が望まれていた。

【0010】前述のスピント型はゲートが基板上に絶縁層を介して積層されることで、大きな容量と多数のエミッターとの間に寄生容量が形成されていた。さらに駆動電圧が数十〜数百ボルトと高く、その構成上、容量性の消費電力が大きい欠点があった。

【0011】また、取り出された電子ビームは広がるため、ビームの広がりを押さえるためには、集束電極が必要であった。例えば特開平07-006714号には、電子を集束させるための電極を配置し、電子軌道を収束

する手法が開示されている。しかし、この手法では集束電極の付与による工程の複雑さと電子放出効率の低下等が問題であった。

【0012】また、一般的な横型FEでは陰極から放出された電子は、対向するゲート電極に衝突しやすい構成になっているため、効率（ゲートに流れる電子電流と陽極（アノード）に到達する電子電流の比）が低下するだけでなく、陽極（アノード）でのビーム形状は大きく広がる構造であった。

【0013】本発明は、かかる課題を解決するためになされたものであって、その目的とするところは、電子放出素子固有の容量を低減すること、電子放出素子の駆動電圧を低減すること、さらには、放出された電子の軌道を制御して、より高精細なビームを得ること、である。

【0014】

【問題を解決するための手段】上記目的を達成するために本発明は、基板の表面に配置された第1の電極および第2の電極と、前記第1の電極に印加する電位よりも高い電位を前記第2の電極に印加するための第1の電圧印加手段と、前記第1の電極上に配置された電子放出部材と、前記基板に対向して配置され、前記電子放出部材から放出された電子が到達する第3の電極と、前記第3の電極に、前記第1の電極および前記第2の電極に印加される電位よりも高い電位を印加するための第2の電圧印加手段と、を含む電子放出装置であって、前記第2の電極の表面を含み、前記基板の表面に実質的に平行な面と、前記第3の電極の表面を含み、前記基板の表面に実質的に平行な面との間に、前記電子放出部材の表面が配置され、前記第2の電極と前記第1の電極間の距離をd、前記第1の電圧印加手段によって前記第2の電極と前記第1の電極間に印加される電位差をV1、前記第3の電極と前記基板との距離をH、前記第2の電圧印加手段により前記第3の電極に印加される電位と前記第1の電圧印加手段により前記第1の電極に印加される電位との電位差をV2とした際に、電界 $E1 = V1/d$ は、電界 $E2 = V2/H$ の1倍から5.0倍の範囲内にある電子放出装置である。

【0015】また、前記第1の電極の厚さが前記第2の電極の厚さより大きいことを特徴とする。

【0016】また、前記電子放出部材が、前記第1の電極上から、前記第1の電極と前記第2の電極間の基板上までに配置されてなることを特徴とする。

【0017】また、前記基板が前記第2の電極と前記第1の電極との間に段差を有し、前記第1の電極が前記第2の電極よりも前記第3の電極の近くに配置されてなることを特徴とする。

【0018】また、前記電子放出部材は炭素を主成分とする材料で構成されていることを特徴とする。

【0019】また、前記炭素を主成分とする材料は繊維状カーボンであることを特徴とする。

【0020】また、前記繊維状カーボンとはグラファイトナノファイバー、カーボンナノチューブ、アモルファスカーボンもしくはこれらの混合物からなることを特徴とする。

【0021】また、前記繊維状カーボンとは触媒粒子を介して成長してなることを特徴とする。

【0022】また、前記触媒粒子はPd、Ni、Fe、Co若しくはこれらの合金からなることを特徴とする。

【0023】また、前記第1の電極および前記第2の電極を、前記基板表面上に複数配置してなることを特徴とする。

【0024】また、前記複数の第1の電極および前記複数の第2の電極が、マトリクス状の配線に電気的に接続されてなることを特徴とする。

【0025】また、前記第3の電極上に、前記電子放出部材から放出された電子が照射されることにより発光する発光部材を配置したことを特徴とする。

【0026】また、本発明は、前記電子放出装置を備え、前記発光部材からの発光によって画像を表示する画像表示装置として構成することができる。

【0027】また、本発明は、炭素を主成分とするファイバーと、前記炭素を主成分とするファイバーからの電子の放出を制御するための電極と、を含む電子放出素子であって、前記炭素を主成分とするファイバーは、当該ファイバーの軸方向に対して非平行に積層された複数のグラフェンを有する電子放出素子である。

【0028】また、前記複数のグラフェンは、実質的に平行であることを特徴とする。

【0029】また、前記電子放出素子は、カソード電極を有しており、前記炭素を主成分とするファイバーが、前記カソード電極上に配置されてなると共に、前記カソード電極に電気的に接続されてなることを特徴とする。

【0030】また、前記カソード電極と、前記電子の放出を制御するための電極とが、同一基板の表面に、間隔を置いて配置されてなることを特徴とする。

【0031】また、前記電子放出素子は、前記炭素を主成分とするファイバーを複数有することを特徴とする。

【0032】また、本発明は、前記いずれかの電子放出素子と、前記電子放出素子から放出される電子によって発光する発光部材とを有する発光装置として構成することができる。

【0033】また、本発明は、複数の電子放出素子と該複数の電子放出素子から放出された電子が照射されることにより発光する発光部材とを有する画像表示装置であって、前記電子放出素子が前記いずれかの電子放出素子を用いたことを特徴とする。

【0034】また、基板の表面に配置された第1の電極および第2の電極と、前記第1の電極に印加する電位よりも高い電位を前記第2の電極に印加するための第1の電圧印加手段と、前記第1の電極上に配置されたカーボ

ンを主成分とする複数のファイバーと、前記基板に対向して配置され、前記電子放出部材から放出された電子が到達する第3の電極と、前記第3の電極に、前記第1の電極および前記第2の電極に印加される電位よりも高い電位を印加するための第2の電圧印加手段と、を含む電子放出装置であって、前記第2の電極の表面を含み、前記基板の表面に実質的に平行な面と、前記第3の電極の表面を含み、前記基板の表面に実質的に平行な面との間に、前記電子放出部材の表面が配置される電子放出装置である。

【0035】また、前記第1の電極と第2の電極との間隔をd、前記第1の電位印加手段によって前記第1の電極に印加される電位と第2の電極に印加される電位との差をV1、前記第3の電極表面と前記基板表面との距離をH、前記第2の電位印加手段によって前記第3の電極に印加される電位と前記第1の電極に印加される電位との差をV2とした時、電界 $E1 = V1/d$ は、 $E2 = V2/H$ の1倍以上50倍以下であることを特徴とする。

【0036】また、前記炭素を主成分とするファイバーが、カーボンナノチューブであることを特徴とする。

【0037】また、前記炭素を主成分とするファイバーは、当該ファイバーの軸方向に対して非平行に積層された複数のグラフェンを有することを特徴とする。

【0038】また、前記炭素を主成分とするファイバーと前記カソード電極との間に、前記第1の電極の材料よりも炭素の堆積を促進する材料が配置されてなることを特徴とする。

【0039】また、前記炭素の堆積を促進する材料は、Pd、Ni、Fe、Co若しくはこれらの合金からなる材料であることを特徴とする。

【0040】また、前記炭素の堆積を促進する材料は、前記第1の電極上に、複数の粒子として配置されてなることを特徴とする。

【0041】また、前記複数の粒子は、 10^{10} 個/cm²以上の密度で前記第1の電極上に配置されてなることを特徴とする。

【0042】また、前記第1の電極の厚みが、前記第2の電極の厚みよりも大きいことを特徴とする。

【0043】また、前記第1の電極および前記第2の電極が、前記基板表面に複数配置してなることを特徴とする。

【0044】また、前記複数の第1の電極および前記複数の第2の電極が、マトリクス状の配線に電気的に接続されてなることを特徴とする。

【0045】また、前記第3の電極上に、前記電子放出部材から放出された電子が照射されることにより発光する発光部材を配置したことを特徴とする。

【0046】また、本発明は、前記電子放出装置を備え、前記発光部材からの発光によって画像を表示する画像表示装置として構成することができる。

【0047】また、本発明は、基板の表面に、間隔を置いて配置された第1の電極および第2の電極と、前記第1の電極上に配置された炭素を主成分とするファイバーと、を含む電子放出素子であって、前記第2の電極は、前記炭素を主成分とするファイバーからの電子の放出を制御するための電極であり、前記炭素を主成分とするファイバーは、グラフェンを有する電子放出素子である。

【0048】また、前記ファイバーの先端と前記基板表面との間隔が、前記第2の電極表面と前記基板表面との間隔よりも大きいことを特徴とする。

【0049】また、前記グラフェンは、円筒状のグラフェンであることを特徴とする。

【0050】また、前記電子放出素子は、前記炭素を主成分とするファイバーを複数有することを特徴とする。

【0051】また、本発明は、前記いずれかの電子放出素子と、前記電子放出素子から放出された電子によって発光する発光部材とを有する発光装置として構成することができる。

【0052】また、本発明は、複数の前記電子放出素子と該複数の電子放出素子から放出された電子が照射されることにより発光する発光部材とを有する画像表示装置として構成することができる。

【0053】本発明の電子放出素子によれば、低真空中で、高い電子放出量を、長期に渡り安定に行うことができる。

【0054】また、本発明においては、上記電子放出装置、電子放出素子において、アノードに発光部材を配置することで、低真空中動作でき、高輝度な発光/表示を、長期にわたり安定に行うことができる発光装置、画像表示装置などを形成できる。

【0055】

【発明の実施の形態】以下に図面を参照して、この発明の好適な実施の形態を例示的に詳しく説明する。ただし、この実施の形態に記載されている構成部品の寸法、材質、形状、その相対位置などは、特に特定の記載がない限りは、この発明の範囲をそれらのみに限定する趣旨のものではない。

【0056】一般にFE素子の動作電圧 V_f はポアソン方程式によって導かれるエミッター先端部の電界と、その電界とエミッター部の仕事関数をパラメーターとしてFowler-Nordheimの式と呼ばれる関係式に従う電子放出電流の電流密度によって決定される。

【0057】また、電子放出に必要な電界は、エミッター先端とゲート電極間の距離 D が小さいほど、またエミッター先端の半径 r が小さいほど得られる電界が大きくなる。

【0058】一方、陽極上で得られる電子ビームにおけるX方向の最大の大きさ X_d （例えば図13における円形ビーム形状137の中心からの最大到達距離）は、単純な計算では

【数1】

$$\frac{\sqrt{V_f}}{\sqrt{V_a}}$$

に比例する形で表される。

【0059】この関係から明らかなように V_f の増大はビーム径の増大を招く。

【0060】また、この考察から V_f を下げるためには、極力距離 D 及び曲率半径 r を小さくしなければならない。

【0061】従来構成のビーム形状について図13、14を用いて説明する。なお、図中、共通の番号として131、141は基板、132、142はエミッター電極、133、143は絶縁層、135、145はエミッタ、136、146はアノード、137、147はアノードに照射される電子ビームの形状をあらわしている。

【0062】前述したスピント型の場合は図13に示すように、エミッター135とゲート134間に V_f を加えると、エミッター135の突起先端の電界が高まり、電子がコーン状のエミッター先端近傍から真空中に取り出される。

【0063】エミッター先端の電界はエミッター先端の形状に沿うように、ある有限の面積を持って形成されるため、取り出される電子はエミッター先端の有限の面積から電位に対して、鉛直方向に引き出される。

【0064】この時、様々な角度を持つ電子も放出される。その結果、大きな角度成分を持つ電子は結果的にゲートの方向に引き出される。

【0065】結果として、円形のゲートが形成されている場合に、図13中アノード136上には、ほぼ円形のビーム形状137の電子分布が得られる。つまり得られるビームの形状は引き出すゲートの形状及びエミッターとの距離に密接に関係していることを示している。

【0066】電子の引き出し方向をそろえた横型FE（図14）の場合には、エミッタ145とゲート144との間に、基板141表面に実質的に平行な非常に強い電界（横方向電界）が生じ、その結果、エミッター145から放出された電子はゲート144上において、一部の電子149は真空中に取り出され残りの電子はゲート電極144に取り込まれる。

【0067】この図14に示す構成の場合には、アノード（アノード電極）146に向かう電界ベクトルの方向に対して、電子放出を行なう電界ベクトル（エミッター145からゲート144に向かう電界）が異なる方位を持つ。そのため、放出された電子がアノード146上で形成する電子分布（ビームスポット）が大きくなる。

【0068】ここで、さらに電子がエミッタ電極145から引き出される電界（ここでは便宜的に、「横方向電界」と呼び、エミッター形状による電界の増強効果は無視する）とアノードに向かう電界（ここでは「縦方向電界」と呼ぶ）について考える。

【0069】尚、上記「横方向電界」は、図13および図14の構成において、「基板131(141)の表面と実質的に平行な方向における電界」と言う事も出来る。また、特に図14の構成においては「ゲート144とエミッタ145とが対向する方向における電界」とも言うことができる。

【0070】また、上記「縦方向電界」とは、図13および図14の構成において、「基板131(141)の表面と実質的に垂直な方向における電界」、あるいは「基板131(141)とアノード136(146)とが対向する方向における電界」と言うこともできる。

【0071】前述したように、図14の構成において、エミッターから放出された電子は最初、横方向電界によって引き出され、ゲート方向に向かった後に、縦方向電界によって引き上げられアノードに到達する。

【0072】このとき横方向電界と縦方向電界の強度比及び電子放出点の相対位置が重要となる。

【0073】横方向電界が、縦方向電界と比較して、桁で強い場合には、エミッタから取り出された電子のほとんどは、横方向電界によって形成される放射状電位によって次第に軌道を曲げられ、ゲートに向かう軌道をとる。ゲートに衝突した電子の一部は、散乱によって再び放出されるが、放出後、縦方向電界に捉えられるまでは、何度も楕円に似た軌道を描いてゲート上を広がりながら、同時に放出される電子の数を減じながら散乱を繰り返す。そして、散乱した電子が、ゲート電位の作る等電位線を越えると(これを「淀み点」と呼ぶことがある)、ここで初めて縦方向電界によって引き上げられるようになる。

【0074】横方向電界と縦方向電界が同程度の場合には、取り出された電子は、やはり放射状電位によって軌道が曲げられるものの、電界による束縛がゆるくなり、ゲートに衝突することなしに縦方向電界に捉えられる電子軌道が出現する。

【0075】この横方向電界と縦方向電界が同程度の時、即ち、横方向電界が縦方向電界の約1倍であるとき、エミッターからの電子の放出点位置を、ゲートの属する平面からアノードの属する平面側に持ち上げる(図6参照)と、放出された電子は実質的にゲートに衝突せずに、縦方向電界に捉えられる軌道を描くことが可能であることが分かった。

【0076】また、この電界比の検討を行った結果、ゲート電極144とエミッタ電極145の先端との間隔を d 、素子を駆動したときの電位差(ゲート電極とエミッタ電極との電位差)を V_1 、陽極(アノード)と陰極(エミッタ電極)との電位差を V_2 とした時、横方向電界が縦方向電界の50倍以上大きくなると、取り出された電子がゲートに衝突する軌道が描かれることを見出した。

【0077】また、本発明者は、ゲート電極2上での散

乱を実質的に生じない高さ s (ゲート電極2表面の一部を含み、基板1表面と実質的に平行な平面と、電子放出部材4の表面を含み、基板1表面と実質的に平行な平面との距離で定義される(図6参照))が存在することを見出した。上記高さ S は、縦方向電界と横方向電界との比(縦方向電界強度/横方向電界強度)に依存し、縦-横方向電界比が低いほど、その高さが低く、横方向電界が大きいほど高さが必要である。

【0078】実用的な製造上の範囲としては、その高さ s は10nm以上10 μ m以下である。

【0079】図14に示した従来の構成では、ゲート144とエミッター(142, 145)とが同一平面上に、同じ高さで構成されているだけでなく、横方向電界が縦方向電界と比較して一桁以上強いため、ゲートに衝突することに起因して、真空中に取り出される電子の量が減少する傾向が強かった。

【0080】さらに、従来の構成では横方向の電界強度を強めることを目的として素子の構造が決められていたため、アノード146上で得られる電子分布は広がっていた。

【0081】前述したように、アノード146に到達する電子の分布を小さくするには、1)駆動電圧(V_f)を下げる、2)電子の引き出し方向を描える、3)電子の軌道、さらに、ゲートでの散乱がある場合には4)電子の散乱機構(特に弾性散乱)を考慮しなければならない。

【0082】そこで、本発明は、アノード電極上に照射される電子分布の微細化と、電子放出素子の電子放出効率の向上(ゲート電極に吸収される放出電子の低減)を目的とするものである。

【0083】以下に、本発明の新規な電子放出素子の構造について詳述する。

【0084】図1(a)は本発明の電子放出素子の一例を示す平面模式図である。図1(b)は図1(a)のA-A間断面図である。図6は本発明の電子放出素子の上方にアノード電極を配置した電子放出装置を駆動している時の様子を示す模式断面図である。

【0085】図1、図6において1は絶縁性の基板、2は引き出し電極(「ゲート電極」または「第2電極」とも言う)、3は陰極電極(「カソード電極」または「第1電極」とも言う)、4は陰極電極3上に配置された電子放出材料(「電子放出部材」あるいは「エミッター材料」とも言う)、61はアノード電極(「第3電極」とも言う)を示している。

【0086】また、本発明の電子放出装置においては、図1、図6に示したように、陰極電極3とゲート電極2との間隙の距離を d 、電子放出素子を駆動したときの電位差(陰極電極3とゲート電極2間の電圧)を V_f 、アノード電極61と素子が配置された基板1表面との距離を H 、アノード電極61と陰極電極3との電位差を V_a

とした時、駆動時の電界（横方向電界）： $E_1 = V_f / d$ は、アノード-カソード間の電界（縦方向電界）： $E_2 = V_a / H$ の1倍以上50倍以下に設定される。

【0087】このようにすることにより、陰極電極3側から放出された電子がゲート電極2に衝突する割合を低減できる。その結果、放出された電子ビームの広がり少なく、高効率な、電子放出素子が得られる。

【0088】尚、本発明で言う「横方向電界」は、「基板1の表面と実質的に平行な方向における電界」と言うことができる。あるいは、また、「ゲート2とカソード電極3とが対向する方向における電界」とも言うことができる。

【0089】また、本発明で言う「縦方向電界」とは、「基板1の表面と実質的に垂直な方向における電界」、あるいは「基板1とアノード電極61とが対向する方向における電界」と言うこともできる。

【0090】さらには、本発明の電子放出装置においては、ゲート電極2上での散乱を抑制するために、電子放出部材4の表面を含み、基板1表面と実質的に平行な平面が、ゲート電極2表面の一部を含み、基板1表面と実質的に平行な平面よりも、基板表面よりも離れた位置に配置される（図6参照）。換言すると、本発明の電子放出装置においては、電子放出部材4の表面の一部を含み、基板1表面に実質的に平行な平面が、引き出し電極2の表面の一部を含み、前記基板表面に実質的に平行な平面と、アノード電極61との間に配置される（図6参照）。

【0091】また、さらには、本発明の電子放出素子においては、ゲート電極2上での散乱を実質的に生じない、高さs（ゲート電極2表面の一部を含み、基板1表面と実質的に平行な平面と、電子放出部材4の表面を含み、基板1表面と実質的に平行な平面との距離で定義される（図6参照））に電子放出部材4が配置される。

【0092】上記sは、縦方向電界と横方向電界の比（縦方向電界強度/横方向電界強度）に依存し、縦方向電界と横方向電界比が低いほど、その高さが低く、横方向電界が大きいほど高さが必要である。実用的な範囲として、その高さsは10nm以上10μm以下である。

【0093】前記絶縁性の基板1としては、その表面を十分に洗浄した、石英ガラス、Na等の不純物含有量を減少させKなどに一部置換したガラス、青板ガラス及びシリコン基板等にスパッタ法等によりSiO₂を積層した積層体、アルミナ等のセラミックスの絶縁性基板が挙げられる。

【0094】前記引き出し電極2および陰極電極3は導電性を有しており、蒸着法、スパッタ法等の一般的真空成膜技術、フォトリソグラフィ技術により前記基板1の表面に互いに対向するように形成される。電極2及び3の材料は、例えば、炭素、金属、金属の窒化物、金属の炭化物、金属のホウ化物、半導体、半導体の金属化合

物から適宜選択される。電極2及び3の厚さとしては、数十nmから数十μmの範囲で設定される、好ましくは炭素、金属、金属の窒化物、金属の炭化物の耐熱性材料が望ましい。

【0095】本発明における、電子放出素子を構成する引き出し電極2と陰極電極3は、基板1の表面に配置される。そして、当然であるが、引き出し電極2と陰極電極3とは間隔を置いて配置され、その間隔の方向が、基板1の表面を含む平面と実質的に平行に配置される。換言すると、引き出し電極2と陰極電極3とが互いにオーバーラップしない構造である。

【0096】特に、後に述べる繊維状カーボンの成長の場合は導電性を付与したシリコン、例えばドーパドポリシリコンなどが好ましい。

【0097】なお、この電極の厚さが薄いために電位降下などが心配される時、あるいはマトリクス配列でこの素子を用いる場合は必要に応じて低抵抗の配線用金属材料が電子放出に関与しない部分で用いられることがある。

【0098】エミッター材料（電子放出部材）4はスパッタ法等の一般的な真空成膜法等で堆積した膜をRIEなどの手法を用いてエミッター形状に加工する場合と、CVDにおける核成長を利用した針状結晶の成長や、ひげ結晶の成長などを利用する場合がある。エミッター形状の制御はRIEの場合には用いる基板の種類、ガスの種類、ガス圧力（流量）、エッチング時間、プラズマを形成する時のエネルギーなどに依存する。一方CVDによる形成方法では基板の種類、ガスの種類、流量、成長温度などで制御される。

【0099】エミッター（電子放出部材）4に用いる材料は、TiC、ZrC、HfC、TaC、SiC、WC等の炭化物、アモルファスカーボン、グラファイト、ダイヤモンドライクカーボン、ダイヤモンドを分散した炭素及び炭素化合物等を用いることができる。

【0100】本発明においては、エミッター（電子放出部材）4として、特に、繊維状カーボンを用いることが好ましい。尚、本発明における「繊維状カーボン」とは、「炭素を主成分とする柱状物質」あるいは、「炭素を主成分とする線状物質」ということもできる。また、「繊維状カーボン」とは、「炭素を主成分とするファイバー」ということもできる。そして、また、本発明における「繊維状カーボン」とは、より具体的には、カーボンナノチューブ、グラファイトナノファイバー、アモルファスカーボンファイバーを含む。そして、中でも、グラファイトナノファイバーが電子放出部材4として最も好ましい。

【0101】引き出し電極2と陰極電極3の間隔は、前述したとおり、用いる陰極材料からの電子放出に必要な横方向電界と、画像形成に必要な縦方向電界との電界を比較した時に、電子放出に必要な電界が、縦方向電界よ

りも1倍から50倍程度の値になるように、駆動電圧（引き出し電極2と陰極電極3との間に印加する電圧）と間隔を決めればよい。

【0102】陽極（アノード電極）上に蛍光体などの発光部材を配置する場合は、必要な縦方向電界は $10^{-1} \text{V}/\mu\text{m}$ 以上 $10 \text{V}/\mu\text{m}$ 以下の範囲が好ましい。例えば、陽極（アノード電極）と陰極電極との間隔を2mmとし、その間隔に10KVを印加する場合、この時の縦方向電界は $5 \text{V}/\mu\text{m}$ となる。この場合、用いるべきエミッター材料（電子放出部材）4の電子放出電界は $5 \text{V}/\mu\text{m}$ よりも大きな電子放出電界を持つ材料であり、選択した電子放出電界に相当するように、その間隔と、駆動電圧を決めればよい。

【0103】このように、数 $\text{V}/\mu\text{m}$ の閾値電界を持つ材料としては、繊維状カーボンがある。繊維状カーボンの形態の一例を図11、図12示す。各図では一番左側に光学顕微鏡レベル（ ~ 1000 倍）で見える形態、真中は走査電子顕微鏡（SEM）レベル（ ~ 3 万倍）で見える形態、右側は透過電子顕微鏡（TEM）レベル（ ~ 100 万倍）で見えるカーボンの形態を模式的に示している。

【0104】図11のように、グラフェンが円筒形状（円筒形が多層構造になっているものはマルチウォールナノチューブと呼ばれる）の形態をとるものはカーボンナノチューブと呼ばれ、特にチューブ先端を開放させた構造の時に、最もその閾値が下がる。

【0105】あるいは、比較的低温で生成される繊維状カーボンを図12に示す。この形態の繊維状カーボンは、グラフェンの積層体（このため「グラファイトナノファイバー」と呼ばれることがあるが、温度によりアモルファス構造の割合が増加する）で構成されている。より具体的には、グラファイトナノファイバーは、その長手方向（ファイバーの軸方向）にグラフェンが積層されたファイバー状の物質を指す。換言すると、図12に示す様に、グラフェンがファイバーの軸に対して非平行に配置されたファイバー状の物質である。

【0106】一方のカーボンナノチューブは、その長手方向（ファイバーの軸方向）を囲むよう（円筒形状）にグラフェンが配置されているファイバー状の物質である。換言すると、グラフェンがファイバーの軸に対して実質的に平行に配置されるファイバー状の物質である。

【0107】尚、グラファイトの1枚面を「グラフェン」あるいは「グラフェンシート」と呼ぶ。より具体的には、グラファイトは、炭素原子が sp^2 混成により共有結合でできた正六角形を敷き詰める様に配置された炭素平面が、 3.354\AA の距離を保って積層してできたものである。この一枚一枚の炭素平面を「グラフェン」あるいは「グラフェンシート」と呼ぶ。

【0108】どちらの繊維状カーボンも電子放出の閾値が $1 \text{V} \sim 10 \text{V}/\mu\text{m}$ 程度であり、本発明のエミッター

（電子放出部材）4の材料として好ましい。

【0109】特に、グラファイトナノファイバーを用いた電子放出素子では、図1などに示した本発明の素子構造に限らず、低電界で電子放出を起こすことができ、大きな放出電流を得ることができ、簡易に製造ができ、安定な電子放出特性をもつ電子放出素子を得ることが出来る。例えば、グラファイトナノファイバーをエミッタとし、このエミッタからの電子放出を制御する電極を用意することで電子放出素子とすることができ、さらに、グラファイトナノファイバーから放出された電子の照射により発光する発光部材を用いればランプなどの発光装置を形成することができる。また、さらには、上記グラファイトナノファイバーを用いた電子放出素子を複数配列すると共に、蛍光体などの発光部材を有するアノード電極を用意することでディスプレイなどの画像表示装置をも構成することができる。グラファイトナノファイバーを用いた電子放出装置や発光装置や画像表示装置においては、内部を従来の電子放出素子のように超高真空に保持しなくても安定な電子放出をすることができ、また、低電界で電子放出するため、信頼性の高い装置を非常に簡易に製造することができる。

【0110】上記した繊維状カーボンは、触媒（炭素の堆積を促進する材料）を用いて炭化水素ガスを分解して形成することができる。カーボンナノチューブとグラファイトナノファイバーは触媒の種類、及び分解の温度によって異なる。

【0111】前記触媒材料としてはFe、Co、Pd、Niもしくはこれらの中から選択された材料の合金が繊維状カーボン形成用の核として用いることができる。

【0112】特に、Pd、Niにおいては低温（ 400°C 以上の温度）でグラファイトナノファイバーを生成することが可能である。Fe、Coを用いたカーボンナノチューブの生成温度は 800°C 以上必要なことから、Pd、Niを用いてのグラファイトナノファイバー材料の作成は、低温で可能なため、他の部材への影響や、製造コストの観点からも好ましい。

【0113】さらに、Pdにおいては酸化物が水素により低温（室温）で還元される特性を用いて、核形成材料として酸化パラジウムを用いることが可能である。

【0114】酸化パラジウムの水素還元処理を行なうと、一般的な核形成技法として従来から使用されている金属薄膜の熱凝集や、超微粒子の生成と蒸着を用いずとも、比較的低温（ 200°C 以下）で初期凝集核の形成が可能となった。

【0115】前述の炭化水素ガスとしては例えばエチレン、メタン、プロパン、プロピレンなどの炭化水素ガス、CO、 CO_2 ガスあるいはエタノールやアセトンなどの有機溶剤の蒸気を用いることもある。

【0116】本発明の装置においては、電子放出の関与に係わらず、エミッター（電子放出部材）4の存在する

領域を以後「エミッター領域」と呼ぶ。

【0117】「エミッター領域」における電子放出点の位置（電子放出部位）とその動作について図6、7を用いて説明する。

【0118】陰極電極3と引き出し電極2との間隔を数 μm に設定した本発明の電子放出素子を、図6に示すような真空装置60に設置し、真空排気装置65によって 10^{-4}Pa 程度に到達するまで十分に排気した。図6に示したように基板1の表面から数ミリの高さHの位置に陽極（アノード電極）61の表面が位置するように設け、陰極電極3および引き出し電極よりも数キロボルト高い電位（電圧Va）を電圧源（「第2の電圧印加手段」または「第2の電位印加手段」）を用いて、陽極61に印加した。ここでは、電圧Vaを陰極電極3と陽極61との間に印加したが、陽極に印加する電圧はグラウンド電位を基準としても良い。尚、基板1の表面と陽極61の表面は実質的に平行になるように配置される。

【0119】素子には、図示しない電源（「第1の電圧印加手段」または「第1の電位印加手段」）により駆動電圧Vfとして数十V程度からなる電圧を陰極電極3と引き出し電極2との間に印加し、電極2、3間に流れる素子電流Ifと、アノード電極に流れる電子放出電流Ieを計測した。

【0120】この時、等電位線63は図6のように形成され（基板1表面に実質的に平行に電界（電界の向き）が形成され）、最も電界の集中する点は符号64で示される電子放出部材4の最もアノード電極寄り、且つギャップに面する場所と想像される。この電界集中点近傍に位置する電子放出材料の中で最も電界集中する場所から電子が主に放出されると考えられる。素子のIe特性は図7に示すような特性であった。すなわち印加電圧の約半分からIeが急激に立ち上がり、不図示のIfはIeの特性に類似していたが、その値はIeと比較して十分に小さな値であった。

【0121】以下、本発明の電子放出素子を複数配して得られる電子源について、図8を用いて説明する。図8において、81は電子源基体、82はX方向配線、83はY方向配線である。84は本発明の電子放出素子、85は結線である。

【0122】m本のX方向配線82は、DX1、DX2、... DXmからなり、真空蒸着法、印刷法、スパッタ法等を用いて形成された導電性金属等で構成することができる。配線の材料、膜厚、巾は、適宜設計される。Y方向配線83は、DY1、DY2、... DYnのn本の配線よりなり、X方向配線82と同様に形成される。これらm本のX方向配線82とn本のY方向配線83との間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している（m、nは、共に正の整数）。

【0123】不図示の層間絶縁層は、真空蒸着法、印刷法、スパッタ法等を用いて形成されたSiO₂等で構成

される。例えば、X方向配線82を形成した基体81の全面或は一部に所望の形状で形成され、特に、X方向配線82とY方向配線83の交差部の電位差に耐え得るように、膜厚、材料、製法が、適宜設定される。X方向配線82とY方向配線83は、それぞれ外部端子として引き出されている。

【0124】電子放出素子84を構成する一対の電極（不図示）は、m本のX方向配線82とn本のY方向配線83と導電性金属等からなる結線85によって電気的に接続されている。

【0125】配線82と配線83を構成する材料、結線85を構成する材料及び一対の素子電極を構成する材料は、その構成元素の一部あるいは全部が同一であっても、またそれぞれ異なってもよい。これら材料は、例えば前述の素子電極の材料より適宜選択される。素子電極を構成する材料と配線材料が同一である場合には、素子電極に接続した配線は素子電極ということもできる。

【0126】X方向配線82には、X方向に配列した電子放出素子84の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線83には、Y方向に配列した電子放出素子84の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。

【0127】上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0128】このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図9を用いて説明する。図9は、画像形成装置の表示パネルの一例を示す模式図であり、図9において、81は電子放出素子を複数配した電子源基体、91は電子源基体81を固定したリアプレート、96はガラス基体93の内面に発光部材である蛍光膜94と、メタルバック（アノード）95等が形成されたフェースプレートである。92は、支持枠であり該支持枠92には、リアプレート91、フェースプレート96がフリットガラス等を用いて接続されている。外囲器97は、例えば大気中、真空中あるいは、窒素中で、400～500度の温度範囲で10分以上焼成することで、封着して構成される。

【0129】外囲器97は、上述の如く、フェースプレート96、支持枠92、リアプレート91で構成される。リアプレート91は主に基体81の強度を補強する目的で設けられるため、基体81自体で十分な強度を持つ場合は別体のリアプレート91は不要とすることができる。即ち、基体81に直接支持枠92を封着し、フェースプレート96、支持枠92及び基体81で外囲器97を構成しても良い。一方、フェースプレート96、リアプレート91間に、スペーサーとよばれる不図示の支

持体を設置することにより、大気圧に対して十分な強度をもつ外囲器97を構成することもできる。

【0130】

【実施例】以下、本発明の実施例を詳細に説明する。

【0131】（実施例1）図1（a）に本実施例により作製した電子放出素子を素子上部から見た様子を示し、図1（b）は図1（a）のA-A間断面図を示す。

【0132】図1において1は絶縁性の基板、2は引き出し電極（ゲート）、3は陰極電極、4はエミッター材料、を示している。

【0133】以下に、図5を用いて本実施例の電子放出素子の製造工程を詳細に説明する。

【0134】（工程1）基板1に石英基板を用い、十分洗浄を行った後、ゲート電極2及び陰極電極3としてスパッタ法により厚さ5nm（不図示）のTi及び厚さ30nmのポリSi（砒素ドーパ）を連続的に蒸着を行なった。

【0135】次に、フォトリソグラフィ工程で、ポジ型フォトレジスト（AZ1500/クラリアント社製）を用いてレジストパターンを形成した。

【0136】次に、パターニングした前記フォトレジストをマスクとしてポリSi（砒素ドーパ）層、Ti層はCF₄ガスを用いてドライエッチングを行い、電極間ギャップが5μmからなる引き出し電極2、および陰極電極3を形成した（図5（a））。

【0137】（工程2）次に、基板全体にCrをEB蒸着にて約100nmの厚さに堆積した。

【0138】フォトリソグラフィ工程で、ポジ型フォトレジスト（AZ1500/クラリアント社製）を用いてレジストパターンを形成した。

【0139】次に、パターニングした前記フォトレジストをマスクとし、電子放出材料4を配置すべき領域（100μm角）の開口部を陰極電極3上に形成し、開口部のCrを硝酸セリウム系のエッチング液で取り除いた。

【0140】レジストを剥離した後、Pd錯体にイソプロピルアルコール等を加えた錯体溶液を、スピコートにて基板全体に塗布した。

【0141】塗布後、大気中300℃で熱処理を行い、

酸化パラジウム51を約10nmの厚さに形成した後、Crを硝酸セリウム系のエッチング液にて取り除いた（図5（b））。

【0142】（工程3）基板を200℃に加熱し、大気を排気後、窒素で希釈した2%水素気流中で熱処理を行った。この段階で陰極電極3表面には、直径が約3～10nmの粒子52が形成された。この時の粒子の密度は約10¹¹～10¹²個/cm²と見積もられた（図5（c））。

【0143】（工程4）続いて、窒素希釈した0.1%エチレン気流中で500℃、10分間加熱処理をした。これを走査電子顕微鏡で観察すると、Pd塗布領域に直径10nm～25nm程度で、屈曲しながら繊維状に伸びた多数の繊維状カーボン4が形成されているのがわかった。このとき繊維状カーボンの厚さは約500nmとなっていた（図5（d））。

【0144】本素子を図6に示すような真空装置60に設置し、真空排気装置62によって2×10⁻⁵Paに到達するまで十分に排気した、図6に示したよう素子からH=2mm離れた陽極（アノード）61に、陽極（アノード）電圧としてV_a=10KV印加した。このとき素子には駆動電圧V_f=20Vからなるパルス電圧を印加して流れる素子電流I_fと電子放出電流I_eを計測した。

【0145】素子のI_f、I_e特性は図7に示すような特性であった。すなわち印加電圧の約半分からI_eが急激に増加し、V_fが15Vでは約1μAの電子放出電流I_eが測定された。一方I_fはI_eの特性に類似していたが、その値はI_eと比較して一桁以上小さな値であった。

【0146】得られたビームはY方向に細長く、X方向に短い、略矩形形状であった。V_f15V固定とアノード間距離H2mm固定を一定に保ち、アノード電圧を5KV、10KV、電極2、3間のギャップを1μm、5μmにした時のビーム幅を測定したところ表1のようになった。

【0147】

【表1】

	V _a 5KV	10KV
ギャップ 1μm	X方向 60μm	X方向 30μm
	Y方向 170μm	Y方向 150μm
5μm	X方向 93μm	X方向 72μm
	Y方向 170μm	Y方向 150μm

【0148】ここで、駆動に必要な電界は繊維状カーボンの成長条件を変えることで変化させることが可能であった。特に酸化パラジウムを還元処理して出来るPdの平均粒径が、その後の成長で出来る繊維状カーボンの直径と関連している。Pdの平均直径は塗布するPd錯体のPd濃度とスピンスコートの回転数で制御することが可

能であった。

【0149】この素子の繊維状カーボンを透過型電子顕微鏡で観察したところ、図12の右に示すように、グラフェンがファイバーの軸方向に積層された構造であった。グラフェンの積層間隔（Z軸方向）は温度が低い500℃程度では不鮮明であり、その間隔が0.4nmで

あったが、温度が高くなればなるほど、格子間隔が鮮明となり、700℃では0.34nmとなりグラファイト0.335nmに近い値となった。

【0150】(実施例2)第二の実施例を図2に示す。

【0151】本実施例では第一の実施例における陰極電極3の厚さを500nm、繊維状カーボンからなる電子放出材料4の厚さを100nmに形成した以外は実施例1と同様にして電子放出素子の作製を行い、 I_f 、 I_e の計測を行った。

【0152】本素子構成により、陰極電極3を厚くすることで、電子放出位置をゲート電極から見て、確実に高い位置(アノード側)にすることが出来た。この構成によって、電子がゲートに衝突する軌道が減少し、効率の低下や、ビーム径の増大を招く現象を防ぐことができた。

【0153】この結果、本素子構成においても、 V_f が20Vでは約1 μ Aの電子放出電流 I_e が測定された。一方 I_f は I_e の特性に類似していたが、その値は I_e と比較して二桁小さな値であった。

【0154】この時のビーム径もほぼ表1と同じであった。

【0155】(実施例3)第三の実施例を図3に示す。

【0156】本実施例では第一の実施例における工程2において酸化パラジウム51を陰極電極3上および電極2、3間のギャップ内に配置した。ギャップ内の酸化Pdは、ギャップのほぼ中間位置まで配置した。工程2以外は実施例1と同じである。

【0157】本素子では実施例1と比較してギャップ間距離が小さい分、電界が約2倍程度強い。このため駆動の電圧は8V程度まで低下させることが可能となった。

【0158】(実施例4)第四の実施例を図4に示す。本実施例では実施例1で述べた工程1と工程2を以下に示すように変更した。

【0159】(工程1)基板1に石英基板を用い、十分洗浄を行った後、陰極電極3としてスパッタ法により厚さ5nmのTi及び厚さ30nmのポリSi(砒素ドーパ)を連続的に蒸着を行なった。

【0160】次に、フォトリソグラフィ工程で、ポジ型フォトレジスト(AZ1500/クラリアント社製)を用いてレジストパターンを形成した。

【0161】次に、パターニングした前記フォトレジストをマスクとしてポリSi層、Ti層を CF_4 を用いてドライエッチングを行い陰極電極3を形成した。

【0162】次に、陰極電極をマスクとして用い、フッ酸とフッ化アンモニウムからなる混酸を用いて、約500nmの深さ、石英基板をエッチングした。

【0163】続いて、ゲート電極2として再びスパッタ法により厚さ5nmのTi及び厚さ30nmのPtを連続的に蒸着を行なった。陰極電極のフォトレジストを剥離後、再びポジ型フォトレジスト(AZ1500/クラ

リアント社製)を用いてゲート電極形状を形成するためのレジストパターンを形成した。

【0164】次に、パターニングした前記フォトレジストをマスクとしてPt層、Ti層をArを用いてドライエッチングを行い、電極間に形成された段差がギャップとして作用するように電極2を形成した。

【0165】次に、レジストパターンを陰極上に形成して、直進性の良い抵抗加熱蒸着でNi膜を約5nmの厚さに形成し、その後酸化処理を350℃で30分行った。

【0166】この工程以降は、実施例1と同じ工程であった。

【0167】本素子構成により、より微細なギャップを作ることが可能となり、約6V程度から電子放出させることができるようになった。

【0168】また、電子放出材料4の高さ(膜厚)がゲート電極の高さに比べて高いことに起因して、電子放出材料4の上部からだけでなく中間位置からも電子が出ることで、ゲート電極に電子が衝突し、効率の低下や、ビーム径の増大を防ぐことができた。

【0169】(実施例5)実施例1で作成した電子放出素子を複数配して得られる電子源ならびに該電子源を用いた画像形成装置について、図8、9、10を用いて説明する。図8において、81は電子源基体、82はX方向配線、83はY方向配線である。84は本発明の電子放出素子、85は結線である。

【0170】複数配置したことに伴う素子の容量が増大すると、図8に示すマトリクス配線した電子源においては、パルス幅変調に伴う短いパルスを加えても容量成分により波形がなまり、期待した階調が取れないなどの問題が生じる。このため本実施例では電子放出部の脇に、層間絶縁層を配し、電子放出部以外での容量性分の増加を低減する構造を採用した。

【0171】図8においてm本のX方向配線82は DX_1, DX_2, \dots, DX_n からなり、蒸着法にて形成された厚さ約1 μ m、幅300 μ mのアルミニウム系配線材料で構成されている。配線の材料、膜厚、巾は、適宜設計される。Y方向配線83は厚さ0.5 μ m、幅100 μ m、 DY_1, DY_2, \dots, DY_n のn本の配線よりなり、X方向配線82と同様に形成される。これらm本のX方向配線82とn本のY方向配線83の間には、不図示の層間絶縁層が設けられており、両者を電気的に分離している(m, nは、共に正の整数)。

【0172】不図示の層間絶縁層は、スパッタ法等を用いて厚さ約0.8 μ mの SiO_2 で構成された。X方向配線82を形成した基体81の全面或は一部に所望の形状で形成され、特に、X方向配線82とY方向配線83の交差部の電位差に耐え得るように、層間絶縁層の厚さが決められた。X方向配線82とY方向配線83は、それぞれ外部端子として引き出されている。

【0173】本発明の電子放出素子84を構成する一対の電極（不図示）は、 m 本のX方向配線82と n 本のY方向配線83と導電性金属等からなる結線85によって電気的に接続されている。

【0174】X方向配線82には、X方向に配列した本発明の電子放出素子84の行を、選択するための走査信号を印加する不図示の走査信号印加手段が接続される。一方、Y方向配線83には、Y方向に配列した本発明の電子放出素子84の各列を入力信号に応じて、変調するための不図示の変調信号発生手段が接続される。各電子放出素子に印加される駆動電圧は、当該素子に印加される走査信号と変調信号の差電圧として供給される。本発明においてはY方向配線83は実施例1で示した素子のゲート電極2に接続され、X方向配線は素子のカソード電極3に接続された。このように接続することで、本発明の特徴である、ビームの収束効果が得られた。

【0175】上記構成においては、単純なマトリクス配線を用いて、個別の素子を選択し、独立に駆動可能とすることができる。

【0176】このような単純マトリクス配置の電子源を用いて構成した画像形成装置について、図9を用いて説明する。図9は、画像形成装置の表示パネルを示す図である。

【0177】図9において、81は図8で説明した電子放出素子を複数配した電子源を有する基体であり、91は電子源基体81を固定したリアプレート、96はガラス基体93の内面に蛍光膜94とメタルバック95等が形成されたフェースプレートである。92は、支持枠であり該支持枠92には、リアプレート91、フェースプレート96がフリットガラス等を用いて接続されている。98は外囲器であり、真空中で、450度の温度範囲で10分焼成することで、封着して構成される。電子放出素子84は、図9における電子放出部に相当する。82、83は、本発明の電子放出素子の一対の素子電極と接続されたX方向配線及びY方向配線である。

【0178】外囲器97は、上述の如く、フェースプレート96、支持枠92、リアプレート91で構成される。一方、フェースプレート96、リアプレート91間に、スペーサーとよばれる不図示の支持体を設置することにより、大気圧に対して十分な強度をもつ外囲器98を構成した。

【0179】メタルバックは、蛍光膜作製後、蛍光膜の内面側表面の平滑化処理（通常、「フィルミング」と呼ばれる。）を行い、その後A1を真空蒸着等を用いて堆積させることで作られた。

【0180】フェースプレート96には、更に蛍光膜94の導電性を高めるため、蛍光膜94の外面側に透明電極（不図示）を設けた。

【0181】走査回路102について説明する。同回路は、内部に M 個のスイッチング素子を備えたもので（図

中、 $S1$ ないし S_m で模式的に示している）ある。各スイッチング素子は、直流電圧源 V_x の出力電圧もしくは $0[V]$ （グラウンドレベル）のいずれか一方を選択し、表示パネル101の端子 D_{x1} ないし D_{xm} と電気的に接続される。 $S1$ 乃至 S_m の各スイッチング素子は、制御回路103が出力する制御信号 T_{scan} に基づいて動作するものであり、例えばFETのようなスイッチング素子を組み合わせることにより構成することができる。

【0182】直流電圧源 V_x は、本例の場合には本発明の電子放出素子の特性（電子放出しきい値電圧）に基づき走査されていない素子に印加される駆動電圧が電子放出しきい値電圧以下となるような一定電圧を出力するように設定されている。

【0183】制御回路103は、外部より入力する画像信号に基づいて適切な表示が行なわれるように各部の動作を整合させる機能を有する。制御回路103は、同期信号分離回路106より送られる同期信号 T_{sync} に基づいて、各部に対して T_{scan} および T_{sft} および T_{mry} の各制御信号を発生する。

【0184】同期信号分離回路106は、外部から入力されるNTSC方式のテレビ信号から同期信号成分と輝度信号成分とを分離する為の回路で、一般的な周波数分離（フィルター）回路等を用いて構成できる。同期信号分離回路106により分離された同期信号は、垂直同期信号と水平同期信号より成るが、ここでは説明の便宜上 T_{sync} 信号として図示した。前記テレビ信号から分離された画像の輝度信号成分は便宜上DATA信号と表した。該DATA信号はシフトレジスタ104に入力される。

【0185】シフトレジスタ104は、時系列的にシリアルに入力される前記DATA信号を、画像の1ライン毎にシリアル/パラレル変換するためのもので、前記制御回路103より送られる制御信号 T_{sft} に基づいて動作する（即ち、制御信号 T_{sft} は、シフトレジスタ104のシフトクロックであるということもできる。）。シリアル/パラレル変換された画像1ライン分（電子放出素子 N 素子分の駆動データに相当）のデータは、 I_{d1} 乃至 I_{dn} の N 個の並列信号として前記シフトレジスタ104より出力される。

【0186】ラインメモリ105は、画像1ライン分のデータを必要時間の間だけ記憶する為の記憶装置であり、制御回路113より送られる制御信号 T_{mry} に従って適宜 I_{d1} 乃至 I_{dn} の内容を記憶する。記憶された内容は、 I'_{d1} 乃至 I'_{dn} として出力され、変調信号発生器107に入力される。

【0187】変調信号発生器107は、画像データ I'_{d1} 乃至 I'_{dn} の各々に応じて本発明の電子放出素子の各々を適切に駆動変調する為の信号源であり、その出力信号は、端子 D_{oy1} 乃至 D_{oyN} を通じて表示

パネル111内の本発明の電子放出素子に印加される。

【0188】前述したように、本発明を適用可能な電子放出素子は放出電流 I_e に対して以下の基本特性を有している。即ち、電子放出には明確なしきい値電圧 V_{th} があり、 V_{th} 以上の電圧を印加された時のみ電子放出が生じる。電子放出しきい値以上の電圧に対しては、素子への印加電圧の変化に応じて放出電流も変化する。このことから、本素子にパルス状の電圧を印加する場合、例えば電子放出閾値以下の電圧を印加しても電子放出は生じないが、電子放出閾値以上の電圧を印加する場合には電子ビームが出力される。その際、パルスの波高値 V_m を変化させる事により出力電子ビームの強度を制御することが可能である。また、パルスの幅 P_w を変化させることにより出力される電子ビームの電荷の総量を制御することが可能である。

【0189】従って、入力信号に応じて、電子放出素子を変調する方式としては、電圧変調方式、パルス幅変調方式等が採用できる。電圧変調方式を実施するに際しては、変調信号発生器107として、一定長さの電圧パルスを発生し、入力されるデータに応じて適宜パルスの波高値を変調するような電圧変調方式の回路を用いることができる。

【0190】パルス幅変調方式を実施するに際しては、変調信号発生器107として、一定の波高値の電圧パルスを発生し、入力されるデータに応じて適宜電圧パルスの幅を変調するようなパルス幅変調方式の回路を用いることができる。

【0191】シフトレジスタ104やラインメモリ105は、デジタル信号式を用いた。

【0192】本実施例では、変調信号発生器107には、例えばD/A変換回路を用い、必要に応じて増幅回路などを付加する。パルス幅変調方式の場合、変調信号発生器107には、例えば高速の発振器および発振器の出力する波数を計数する計数器(カウンタ)及び計数器の出力値と前記メモリの出力値を比較する比較器(コンパレータ)を組み合わせた回路を用いた。

【0193】ここで述べた画像形成装置の構成は、本発明を適用可能な画像形成装置の一例であり、本発明の技術思想に基づいて種々の変形が可能である。入力信号については、NTSC方式を挙げたが入力信号はこれに限られるものではなく、PAL、SECAM方式など他、これよりも、多数の走査線からなるTV信号(例えば、MUSE方式をはじめとする高品位TV)方式をも採用できる。

【0194】本実施例で作成した画像表示装置を用いて

画像を表示させたところ、高輝度で、高精細な画像を長期にわたり安定に表示することができた。

【0195】

【発明の効果】以上説明した様に、本発明によれば電子放出素子固有の容量を低減するとともに駆動電圧を低減することができ、このような電子放出素子を用いることにより効率が高く、ビーム径の小さい電子放出装置が実現できる。

【0196】また、本発明の電子放出素子を用いた画像表示装置においては、より高精細な画像表示装置、例えば、カラーフラットテレビが実現できる。

【図面の簡単な説明】

【図1】図1は本発明による基本的な電子放出素子の一例を示す図である。

【図2】図2は本発明による第二の実施例を示す図である。

【図3】図3は本発明による第三の実施例を示す図である。

【図4】図4は本発明による第四の実施例を示す図である。

【図5】図5は本発明による第一の実施例の製造工程を示す図である。

【図6】図6は本発明による電子放出素子を動作させる時の構成例を示す図である。

【図7】図7は本発明による基本的な電子放出素子の動作特性例を示す図である。

【図8】図8は本発明による複数電子源を用いた単純マトリクス回路の構成例を示す図である。

【図9】図9は本発明による電子源を用いた、画像形成パネルの構成例を示す図である。

【図10】図10は本発明による電子源を用いた、画像形成パネルの回路例を示す図である。

【図11】図11はカーボンナノチューブの構造を示す概要図を示す図である。

【図12】図12はグラファイトナノファイバーの構造を示す概要図を示す図である。

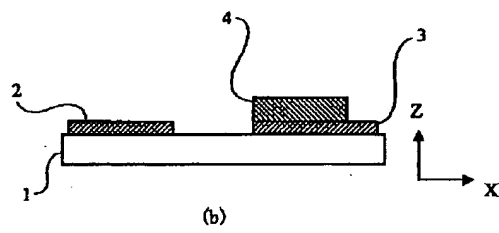
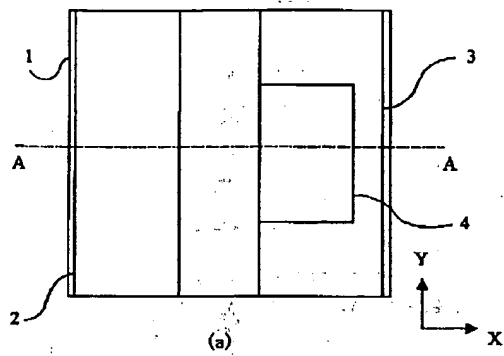
【図13】図13は縦型FEの従来例を示す図である。

【図14】図14は横型FEの従来例を示す図である。

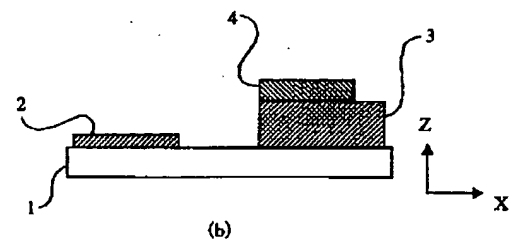
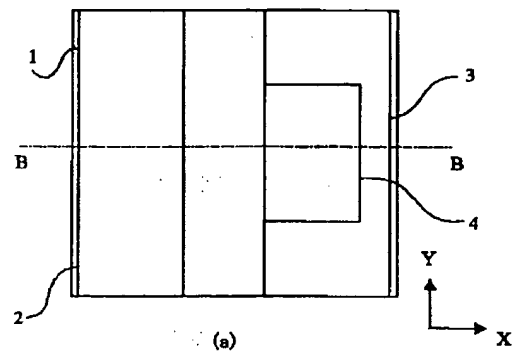
【符号の説明】

- 1 基板
- 2 ゲート電極
- 3 電極
- 4 電子放出材料
- 61 アノード
- 81 電子源基体
- 84 電子放出素子

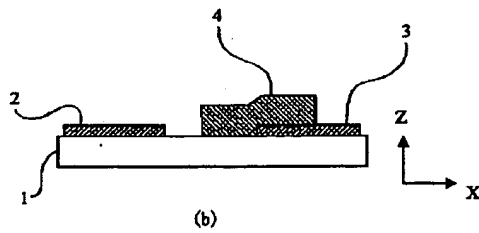
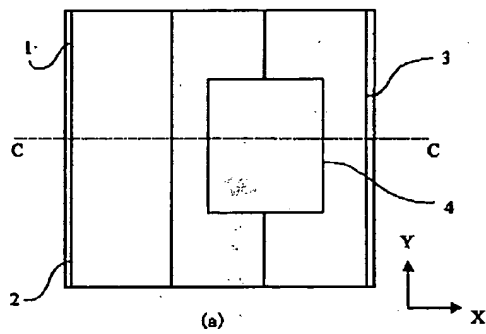
【図1】



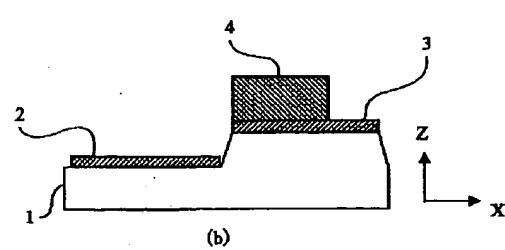
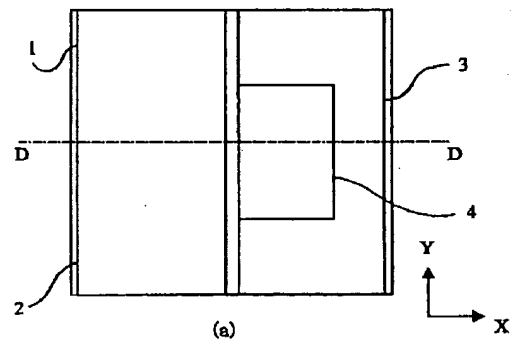
【図2】



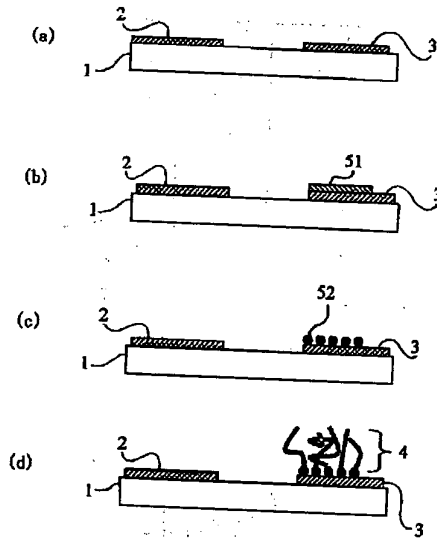
【図3】



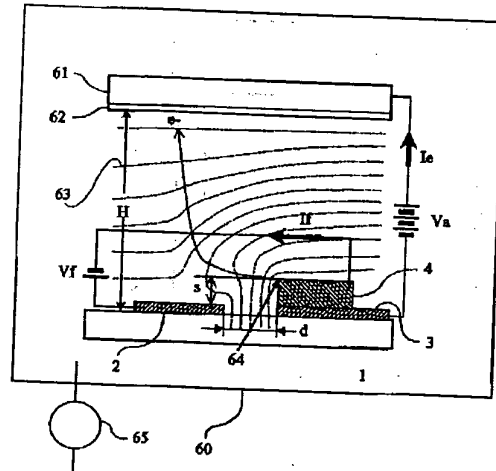
【図4】



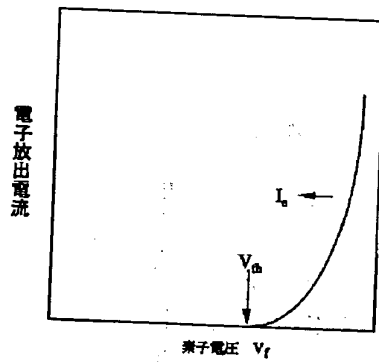
【図5】



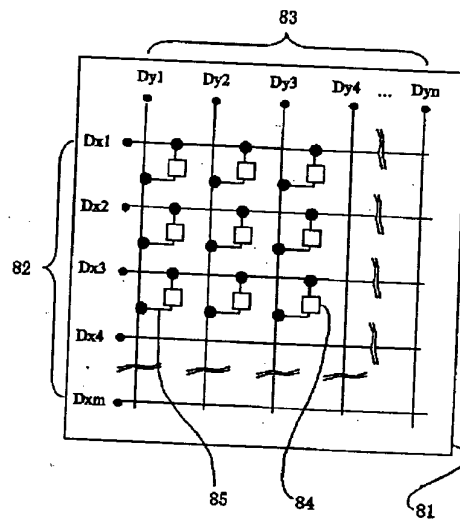
【図6】



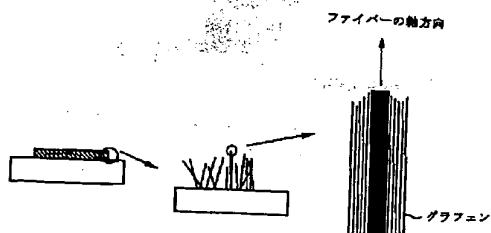
【図7】



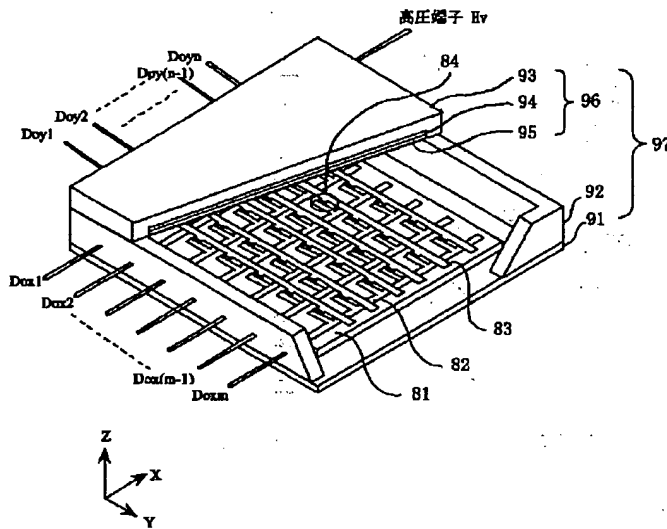
【図8】



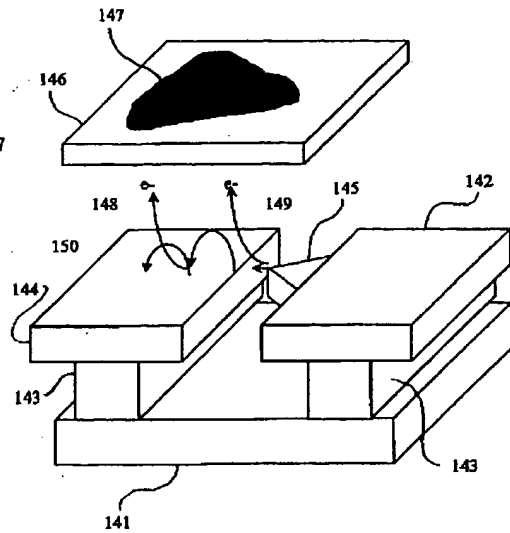
【図11】



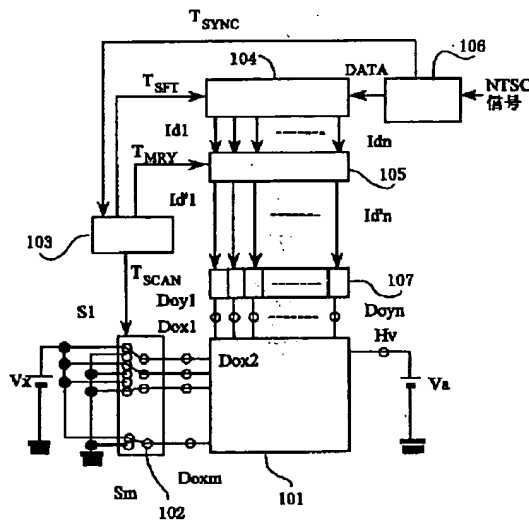
【図9】



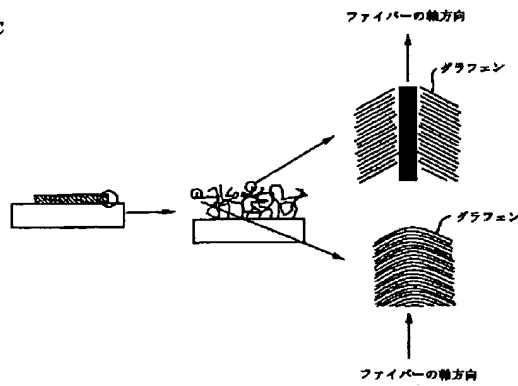
【図14】



【図10】



【図12】



【圖13】

